

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-117292

(43)Date of publication of application : 06.05.1998

(51)Int.Cl.

H04N 1/46
 B41J 2/485
 G06T 1/00
 H04N 1/60

(21)Application number : 09-207891

(71)Applicant : HEWLETT PACKARD CO <HP>

(22)Date of filing : 01.08.1997

(72)Inventor : VONDRAN JR GARY L

(30)Priority

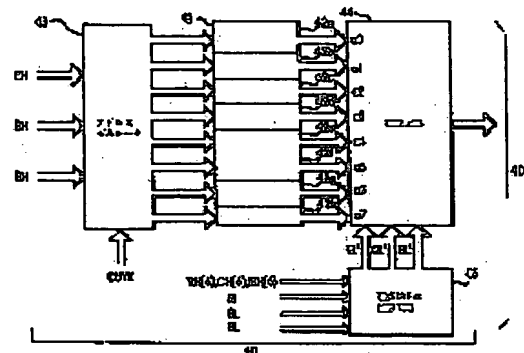
Priority number : 96 691633 Priority date : 02.08.1996 Priority country : US

(54) DEVICE FOR GENERATING INPUT DATA TO INTERPOLATION DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To generate addresses which are used to map values of a lookup table onto a minimum number of storage areas in the converting a color space.

SOLUTION: The device that generates interpolation circuit input data to convert an RGB color space into a CMYK color space is provided with an address generator 43 and a memory 42 connecting to the generator 43. The address generator 43 receives three sets of four high-order bits RH, GH, BH of a 24-bit RGB color space and generates an address to access interpolation circuit input data stored in the memory 42. The memory 42 is divided into 8 banks, and 8 values used for interpolation to convert any of RGB input data value into the CMYK color space are simultaneously accessed in the memory 42.



LEGAL STATUS

[Date of request for examination]

07.04.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-117292

(43) 公開日 平成10年(1998) 5月6日

(51) Int.Cl.⁸ 識別記号

H 0 4 N 1/46
B 4 1 J 2/485
G 0 6 T 1/00
H 0 4 N 1/60

F I

H 0 4 N 1/46 Z
B 4 1 J 3/12 G
G 0 6 F 15/66 3 1 0
H 0 4 N 1/40 D

審査請求 未請求 請求項の数1 O L (全 23 頁)

(21) 出願番号 特願平9-207891

(22) 出願日 平成9年(1997) 8月1日

(31) 優先権主張番号 6 9 1, 6 3 3

(32) 優先日 1996年8月2日

(33) 優先権主張国 米国 (US)

(71) 出願人 590000400

ヒューレット・パッカード・カンパニー
アメリカ合衆国カリフォルニア州パロアル
ト ハノーバー・ストリート 3000

(72) 発明者 ゲリー・エル・ボンドラン, ジュニア
アメリカ合衆国01890マサチューセッツ州
ウィンチェスター、フェアモント・ストリ
ート 25

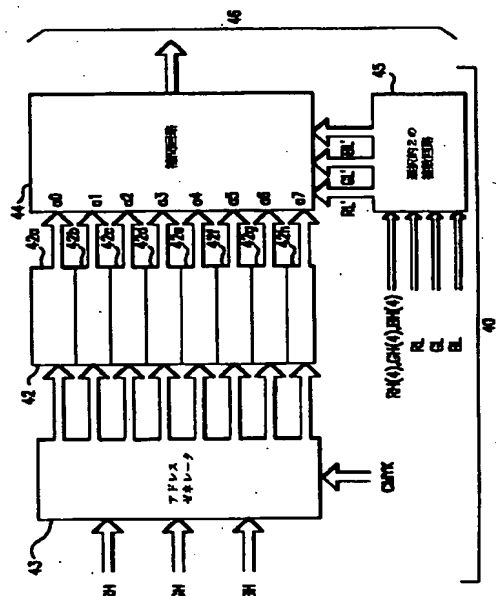
(74) 代理人 弁理士 岡田 次生

(54) 【発明の名称】 補間回路入力データを生成する装置

(57) 【要約】

【課題】 カラー空間の変換において、ルックアップ・テーブル値を最小数の記憶領域にマッピングするアドレスを生成する。

【解決手段】 RGBカラー空間からCMYKカラー空間に変換するための補間回路入力データを生成する装置で、アドレス発生器とこれに接続されたメモリを備える。アドレス発生器は、24ビットのRGBカラー空間値の3組の4つの高位ビットRH、GH、BHを入力とし、メモリに記憶される補間回路入力データをアクセスするためのアドレスを発生する。メモリは8つのバンクに分かれており、どのRGB入力データ値についてもCMYKカラー空間への変換のための補間に使われる8つの値をメモリ内で同時にアクセスすることができる。



【特許請求の範囲】

【請求項1】 それぞれが n 個の成分を持つ入力データ値をそれぞれが i 個の成分を持つ出力データ値に変換するために使用される補間器入力データを生成する装置であって、

前記 n 個の成分は、 n 組の高位ビットを形成するようにそれぞれが分割された対応する n 組のビットによって表され、

$m_1 + m_2 + \dots + m_n = m$ である、前記 n 組の高位ビットに対応する m ビットを受取る、少なくとも $\{[2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}]\}$ のアドレスを生成する手段と、

前記アドレスを生成する手段から前記アドレスを受取り、対応する前記補間器入力データを出力するメモリと、

を備える前記装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、一般にデジタル・データ変換に関連し、特にデータ変換における補間に使用されるデータを生成することに関連する。

【0002】

【従来の技術】測色学は、長い間、複雑な科学として認識されていた。一般に、三刺激空間(tristimulus space)と呼ばれる3次元空間で色刺激ベクトル(color stimuli vectors)を表現することが便利なこととして知られている。本質的に、1931年にCommission Internationale L'Eclairage (CIE)によって定義されたように、三原色(X、Y、Z)を結合して、人間の目で認識する全ての光の感覚を定義することができる(すなわち、理想的な観察者の色調和機能で識別される波長の3つの独立した機能を指定することによって定義された、理想的な観察者の色調和特性が、色を指定する国際的な標準を形成する)。そのような3次元の構成の基礎は、ジョン・ワイリー・アンド・サンズ社の、「Principles of Color Technology」や「Concepts and Methods, Quantitative Data and Formulae」などの文献に記載されている。

【0003】赤、緑、青(RGB)、シアン、深紅、黄(CMY)、色相、彩度、色価(value)(HSV)、色相、明度、彩度(HLS)、輝度、赤黄色調、緑青色調(L*a*b*)、輝度、赤緑色調、黄青色調(L*u*v*)、および民間のカラー・テレビジョン放送によって使用されるYIQなどの、三色モデル・システムは、システム・デザイナーに代替物を提供する。様々な3-可変カラーモデルは、アディソン・ウェズリー社の、「Fundamentals of Interactive Computer Graphics」Foley, Van Dam, Addison-Wesley Publishing Company発行、に記載されており、この明細書に参照して取り込む。

【0004】デジタル・データ処理のモデル・システム

間での色変換は、相手先ブランドによる生産(OEM)において多くの問題を生じる。2つのシステム間の関係が一般に非線形であるため、1つのシステムからもう1つのシステムへのデータ補間は難しい。したがって、入力装置(カラー・スキャナ、CRTディスプレイ、デジタル・カメラ、コンピュータ・ソフトウェア/ファームウェア生成など)からのオリジナル画像と出力装置(CRTディスプレイ、カラー・レーザ・プリンタ、カラー・インク・ジェット・プリンタなど)での変換されたコピーとの間の色の完全性を確保することが重要な問題となる。

【0005】例えば、コンピュータ・アーティストは、コンピュータ・ビデオ上でカラー画像をつくる能力を必要とし、プリンタに同じ色での複写を要求する。また、オリジナル・カラー写真が、スキャナでデジタル化され、結果として生じるデータは、ビデオ・モニタ上に表示されるために変換されるか、または、レーザ、インクジェット式や熱転写式プリンタによって、ハード・コピーとして複製される。上述の文献に記載されているように、色は、加色法の原色、赤、緑、および青(RGB)の、または減色法の原色、シアン、深紅、黄、および黒(CMYK)のレンダリングによって作成することができる。変換は、RGBカラー空間、例えばコンピュータ・ビデオ・モニタから、CMYKカラー空間、例えばレーザ・プリンタのハードコピーへ移動することを要する。1つのカラー空間から他の空間への変換は、複合、即ち、複数の次元での非線形計算を必要とする。いくつかの変換オペレーションは、変換定数のマトリックスに、変換されるRGBカラー空間の値のセットを掛け合わせることによって完成される。変換されるべきRGBカラー空間における各セットの値について、変換定数のマトリックスの計算が必要となる。

【0006】しかしながら、カラー空間変換のこの方法において、色の生成に使用される色素、蛍光体及びトナーにおける非完全性から問題が生じる。更に複雑なことには、異なるタイプの媒体が同じ混合着色での印刷から異なるカラー応答を生成するということである。この結果、純数学的カラー空間変換方法は、満足し得る色を再現しない。

【0007】カラー空間変換での優れた結果が、一組の経験的に導き出された値に基づいたルックアップ・テーブル法を使って得られることが認識されている。一般的に、ビデオ・ディスプレイに使用されるRGBカラー空間は、原色のそれぞれ、すなわち赤、緑、及び青を表現するのに8ビットを使用する。したがって、それぞれの画素を表現するのに24ビットが必要とされる。この解像度において、RGBカラー空間は、 2^{24} すなわち16,777,216色からなる。4つのCMYK(印刷において純粋な黒い色を維持するために、一般的に知られているシアン、マゼンタ(深紅)、および黄の3つの色で印刷す

るよりはむしろ、プロセス黒として知られるものを生成するために別の黒が通常用意される) カラー空間成分を生成するために、 2^{26} すなわち67,108,864バイトのデータを有するルックアップ・テーブルを必要とする。この様に多数のエントリを有するルックアップ・テーブルを経験に基づいて構築することはあまりにも困難であり、この様に多数のエントリを使用するカラー空間変換装置のハードウェア実行コストは非常に高くなる。

【0008】1つのカラー空間から他の空間への変換において、たくさんの補間方式が知られており、使用されている。三次線形補間、プリズム補間、および四面体補間を使用するカラー空間変換を実行する方法が、「PERFORMING COLOR SPACE CONVERSIONS WITH THREE DIMENSIONAL LINEAR INTERPOLATION, JOURNAL OF ELECTRONIC IMAGING」July 1995 Vol. 4(3)に記載されており、参照によりこの明細書に組み入れる。

【0009】従来技術(米国特許第3,893,166号)において、三次線形補間は、カラー空間の間の、例えばRGBカラー空間からCMYKカラー空間への変換に適用され、一般に原色を表現するのに使用される3つのグループの8ビットが、それぞれ4ビットずつに分割され、一組の高位ビット(例えば、RH、GH、BH)と一組の低位ビット(例えば、RL、GL、BL)に分けられる。高位ビットの3つのセットは、変換先のカラー空間の対応する値のアレイへのアクセスを行うための一組のアドレスを生成するために使用される。変換先のカラー空間におけるカラー次元のそれぞれについて、値のアレイが存在する。例えば、CMYKカラー空間への変換は、それぞれのカラー次元に対して1つずつの4つのアレイを必要とする。RH、GHおよびBHのそれぞれに対して選ばれた4ビットにおいて、4つのアレイのそれぞれに $2^{(4+4+4)}=4096$ の位置がある。これらの位置のそれぞれは、カラー空間変換を達成するのに必要な補間で使用される値を含む。RL、GLおよびBLのそれぞれにおける4つの低位ビットのセットは、RH、GHおよびBHのそれぞれの4つの高位ビットのセットによって指定された値の間を補間するのに使用される。

【0010】値の4つのアレイのそれぞれは、3次元空間の立方格子として表現することができる。RH、GHおよびBHのうちの少なくとも1つにおいてこのケースを適応することは、変換先の出力カラー空間の次元に対応するアレイの限界を超えた部分となり、それぞれのアレイは、3つの軸のそれぞれの頂点で拡張されなければならない。言い換えれば、3つの軸のそれぞれに沿って16以上の間隔を補間する能力を持つことは、それぞれの次元において17の頂点を必要とする。それぞれの次元で17の頂点を持っている立方格子は、合計4913の頂点を含む。立方格子内部の頂点のそれぞれは、8つの立方体に共用される。それぞれの立方体は、8つの頂点から形成される。この透視画法を念頭において、RGBカラ

ー空間値の24ビット表示をCMYKカラー空間の1つの次元に変換することは、立方格子に立方体として入れられた容積の領域を決定することとみなすことができる。立方体の8つの頂点によって表現されたカラー空間値は、この領域を決定する際に使用される。RH、GHおよびBHから形成される12ビットは、立方格子内の立方体の1つの頂点の位置決めをするアドレスとして使用される。立方体の残りの7つの頂点の相対アドレスは、RH、GH、BH、RH+1、GH+1、およびBH+1の値の残りの可能な組合せを形成することによって決定される。

【0011】RH、GHおよびBHから形成される12ビットは、補間が実行される立方体を定義するために、立方格子内にエントリ頂点を選ぶのに使用される。立方体を形成する他の7つの頂点は、エントリ頂点とそれらの空間の関係によって識別される。立方体のエントリ頂点は、立方格子を含む3次元空間の起点に最も近いところに位置決めをされた立方体を形成する8つの頂点のうちの1つの頂点である。このように、エントリ頂点と立方体の残りの7つの頂点との空間の関係を定義することによって、選ばれた立方体の頂点は、立方格子の中で同じ相対的オリエンテーションがある。立方格子の頂点に対応する値は、一般に、メモリ中に記憶され、RH、GHおよびBHから形成されたアドレスを使用してアクセスされる。

【0012】

【発明が解決しようとする課題】ルックアップ・テーブルを記憶するために使用されるメモリのサイズを最小にするためには、ルックアップ・テーブル値を最小限の数の記憶領域にマッピングするアドレスを生成する機能を持つことが必要である。更に、ルックアップ・テーブル値は、最も効率的な方法でアクセスできるように、メモリ内に分配される必要がある。

【0013】

【課題を解決するための手段】 n 個の成分を持つ入力データ値を、それぞれが i 個の成分を持つ出力データ値に変換するために使用される補間器入力データを生成する装置を開発した。入力データ値は、RGBカラー空間のような、入力カラー空間を表わしてもよい。出力データ値は、CMYKカラー空間のような、出力カラー空間を表わしてもよい。変換された入力データ値が、入力カラー空間の境界内にあるとき、補間器入力データを生成することができる。さらに、変換された入力データ値が、入力カラー空間の境界の外にあるときも、この装置は、補間器入力データを生成することができる。

【0014】 n 個の成分は、 n 組の高位ビットを形成するためにそれぞれ分割された n 組のビットによって表される。装置は、 n 組の高位ビットに対応する m ビットを使用する。 $m_1+m_2+\dots+m_n=m$ なので、 m ビットが、 n 組の高位ビットに対応する。この装置は、 m ビ

ットを受取るように配置されるアドレス・ゼネレータを含む。mビットの入力に応じて、アドレス・ジェネレータは、少くとも $\{[2^{m1}+1] \times [2^{m2}+1] \times \dots \times [2^{mn}+1]\}$ 個のアドレスを生成することができる。また、この装置は、それぞれのアドレス可能な値に対応する補間器入力データを記憶するメモリを含む。アドレス・ゼネレータからのアドレスの受取りに応じて、メモリは、対応する補間器入力データを出力する。

【0015】

【発明の実施の形態】補間器入力データの経路を決める装置の実施例として、RGBカラー空間からCMYKカラー空間へのカラー空間変換について述べるが、この補間器入力データの経路を決める装置が、補間器を使用してデータ変換を実行する他のアプリケーションにも適用できることは、当業者にとって明らかである。補間器は、ハードウェア、ソフトウェア、またはこれらの組み合わせで構成することができる。また、この実施例のオペレーションが、3次元の空間と、補間が実行される領域を定義するために8つの補間器入力データ値を使用する補間器とに関して説明するが、この補間器入力データの経路を決める装置は、n次元の空間で移動するよう拡張することができる。さらに、例としてのカラー空間変換部は、カラー空間変換に使用される補間器入力データを生成するために14の入力ビットを使用するが、カラー空間変換部は、必要な補間器入力データを生成するmビットを使用するように構成してもよい。さらにまた、実施例として、3次元空間のカラー空間から4次元のカラー空間への変換を実行するオペレーションについて説明するが、この記載によって特許請求の範囲を限定するものではない。この明細書中、「補間器入力データ」の語は、補間が実行される領域の境界を定義するために、補間器によって使用されたデータ・セットとして使用される。カラー空間変換に使用されるルックアップ・テーブルは、補間器入力データ値から形成される。

【0016】図1は、上述した立方格子からの1つの立方体1を示す。立方格子中の立方体1のそれぞれの頂点の位置は、一組のアドレス・ベクトル、RH、GHおよびBHによって指定される。対応する値を含む立方体の頂点の位置をアドレスするセット・アドレス・ベクトルが、図1に示される。示された頂点のアドレスのそれぞれは、そのうち少くとも1つの成分に1を加え、元の値と異なるアドレス・ベクトルを持つ。立方格子中の立方体を形成する8つの頂点のどのようなセットも、このようにしてアドレスすることができる。

【0017】図2において、立方格子10は、頂点の3次元マトリックスから形成される。立方格子10中のそれぞれの頂点は、頂点によって示されるカラー空間値に対応するアドレスを有する。頂点によって表される値を有する位置のアドレスは、RH、GHおよびBHの値によって決定される。R、G、およびBに対応する立方格子の

それぞれの次元が、図2において示されている。図2において、頂点が、立方格子10内の立方体の間で共有されていることが解る。

【0018】RGBカラー空間からCMYKカラー空間へのカラー空間変換の実行において、RH、GHおよびBHの値は、立方格子内の頂点に対応する値をアドレスするために使用される。値RH、GHおよびBHによって選ばれる立方体の残りの7つの頂点に対応する7つの関連する値が、補間を実行するために使用される。図3を参照して、補間は補間器ブロックに含まれる式を使用して実行される。図3のブロックで示された式にしたがって、RL'、GL'、およびBL'（「RL、GL、BL」と「RL'、GL'、BL'」の関係は後述する）が、CMYKカラー空間中の1つの次元に対応する立方体内の位置を計算する補間器によって使用される。この位置は、図3に「結果」と表示されたブロックによって示される補間器の出力である。図3に示したように、選ばれた立方体の頂点に関連した8つの値は、補間器の入力に接続される。

【0019】この実施例の補間器入力データを生成する装置が、立方体の補間以外の補間処理と互換性を持つことは、当業者にとって明らかである。四面体補間は補間が実行される領域の境界をつけるために4つの値を使用し、プリズム補間は6つの値を使用する。立方体のそれぞれは、選ばれた立方体の頂点が四面体またはプリズムの頂点となり、四面体またはプリズムに区分される。補間器入力データを生成する装置によってアクセスされる8つの値から、該当する4または6つの値を選ぶことによって、所望の四面体またはプリズムが、四面体またはプリズム補間を実行するために形成される。補間器入力データを生成する装置によってアクセスされる8つの値のどれを使用し四面体またはプリズム補間を実行するかは決定は、補間器入力データ値を含むメモリがアクセスされる間に行われる。

【0020】図4は、図3の補間器を使用して達成される補間処理のステップをグラフィック表示したものである。立方格子10のアドレスされた立方体1が示されている。図3の補間計算の先頭の行は、平面21を定義する4つの値b0-b3を生成するために、RL' セットのビットと8つの値a0-a7を使用する。この平面のこれらの4つの点b0-b3は、補間計算の先頭の行から生じる4つの値b0-b3に対応する。8つの値a0-a7は、アドレスされた立方体1の8つの頂点に対応する。先頭の行からの4つの値b0-b3とともにGL' セットのビットは、補間計算の2番目の行で、線22を規定する2つの値c0-c1を算出するために使用される。2つの点c0-c1は、補間計算の2番目の行から生じる2つの値c0-c1に対応する。2番目の行からの2つの値c0-c1とともにBL' セットのビットは、補間計算の3番目の行で、結果を算出するために使

用される。点で示される「結果」は、補間計算の結果に対応して、立方体1によって囲まれた容積内に位置する。

【0021】この好ましい実施例の補間器入力データを生成する装置において、24ビットのRGBカラー空間値が、12ビットのRH、GH及びBHと、12ビットのRL、GL及びBLに分割されているが、他の分割もできる。例えば、24ビットのうち、15ビットをRH、GH及びBHに割当て、9ビットをRL、GL及びBLに割当てて、分割することができる。さらに、高位または低位として指定されたビットが、RH、GH、BHの間及びRL、GL、BLの間で、それぞれ等しく分配される必要はない。例えば、15ビットが高位ビットに指定されたならば、6ビットがRHへ、4ビットがGHへ、そして5ビットがBHへ割当てられてもよい。大きな数のまたは小さな数の高位ビットを有する分割を選択することによって、ルックアップ・テーブルのサイズと、カラー空間変換の補間精度との間でトレードオフをすることができる。

【0022】頂点で形成される立方格子10は、補間で使用されたデータを記憶するルックアップ・テーブルの値のアレイ表示である。それぞれが16の頂点を持つ3つの次元を有する立方格子10によって表されるカラー空間において、その次元のうちの少なくとも1つで、RGBカラー空間の範囲外で位置決めされた頂点を使用する補間を行っているときに、問題が発生する。RH、GHまたはBHのうちの少なくとも1つが、2進数の1111の値を持つとき、これが発生する。この場合にアドレスされた頂点は、カラー空間を表している立方格子10の少なくとも1つの次元の範囲外で位置決めをされる。範囲外にアドレスされた頂点の特定のロケーションに対応して、補間のために必要とされる7つの関連する頂点に対応する補間器入力データ値が存在するため、補間器入力データを生成することができない。カラー空間の外側の立方体31の残りで、カラー空間を表している立方格子10の境界線上で位置決めされる頂点30を有する立方体の例として、図5において、 $RH=GH=BH=1111$ で示される。

【0023】この問題について言及すれば、ルックアップ・テーブル・データを表わす立方格子は、3つのカラー空間次元R、G及びBの各々で、17の頂点を持つように拡張される。この結果、変換が実行されるカラー空間の各々の次元に対して $17^3=4913$ のエントリを持つルックアップ・テーブルになる。CMYKカラー空間への変換において、ルックアップ・テーブルは、この値の4倍すなわち19,652の値を必要とする。拡張された4913個の頂点の立方格子の頂点によって表された値の各々のアドレスを指定するために、ルックアップ・テーブルに記憶されるデータをアドレスするために使用されるアドレスは、ルックアップ・テーブルの19,652の値

をアドレスするために十分な数のビットを持たなければならない。代表的な立方格子の拡張は、高位ビットと低位ビットの間で24ビットの異なる部分について行うことができ、RH、GH及びBH間で高位ビットの不均一な分配について行うことができる。

【0024】さらに、ルックアップ・テーブルのデータの拡張は、各々n成分を有する入力データ値から各々i成分を有する出力データ値に変換する一般的な場合に、行われる。一般に、 $m=m_1+m_2+\dots+m_n$ に従って入力データ値のn個の成分の間で分割されたm個の高位のビットについて、拡張ルックアップ・テーブルにおける補間器入力データ値の数は、次の式で算出される。

【0025】

【数1】 $\{[2^{m_1}+1] \times [2^{m_2}+1] \times \dots \times [2^{m_n}+1]\} \times i$
= #補間器入力データ値

【0026】メモリと補間処理の組合せは、他にもたくさん存在する。その組合せの選択は、カラー空間変換が実行される速度とハードウェアの複雑性の間で要求される相互調整に依存する。例えば、補間器入力データ値を記憶するメモリは、出力カラー空間のi次元の内の1つのみに変換する値を記憶するか、または、i次元の全てに対する補間器入力データ値を記憶することができる。さらに、出力カラー空間のi次元のうちの1への変換に使用される要求された8つの値の内の1のみが一度にアクセスされ、または、8つの値の全てが、実質的に同時にアクセスされるので、メモリに記憶された補間器入力データ値を構成することができる。さらに、選ばれたメモリ構成に依存して、1つの補間器が使われてもよく、または出力カラー空間のi次元のそれぞれについて1つの補間器が使用されてもよい。

【0027】最小限のハードウェアを用いる第1のオプションは、一次元の出力カラー空間への変換を行うために、補間器の入力データ値を1つのメモリの連続するロケーションに記憶することである。この場合、メモリ内に同時に記憶される補間器の入力データ値の必要数は、 $\{[2^{m_1}+1] \times [2^{m_2}+1] \times \dots \times [2^{m_n}+1]\}$ で計算される。 $n=3$ 、 $m_1=m_2=m_3=4$ で、これは、メモリに要求される合計4913個の記憶場所になる。そして、メモリは、補間に使用される8つの値を得るために個別に8回アクセスされる。1つの補間器は、メモリからの出力である補間器入力データ値をロードし、全ての8つの値をロードした後、補間を実行する。カラー空間変換が、出力カラー空間の4つの次元の各々に対して実行される前に、変換先の出力カラー空間の次元に対応する補間器入力データの組をメモリからロードする。この選択によって、必要とされるハードウェアは最小限のものとなるが、オプション中で最も遅い変換速度となる。

【0028】第2のオプションは、入力データ値のうちの1つ値の変換に必要な8つの値の全てがアクセスされ補間器に実質的に同時に出力されるように、出力カラー

空間の次元のうちの1つの補間処理を実行するのに必要な補間器の値をメモリに記憶することを含む。これを達成するために、メモリは、各々の8つの補間器の入力データ値をそれぞれ記憶する8つの別々のバンクに分割される。この第2のオプションは、1つの補間器を使用し、メモリは、i次元の全て、または1つの次元のみの補間器入力データ値を記憶する。

【0029】第3のオプションは、i次元のそれぞれの全ての8つの補間器入力データ値が、実質的に同時にアクセスできるように、出力カラー空間の全てのi次元に変換するのに使用される補間器入力データ値をメモリに記憶する。出力カラー空間のi次元の各々へのカラー空間変換が、実質的に同時に実行されるように、8つの補間器入力データ値のi個の組のそれぞれは、i個の補間器のうちの1つにロードされる。この第3のオプションは、最も速い変換速度を達成するが、大量のハードウェアを必要とする。メモリ構成と補間処理のこのほかの組合せも可能である。

【0030】補間器入力データを生成する装置の好ましい実施例では、静的ランダムアクセス・メモリ (SRAM) の8つのバンクを使用し、SRAMの各々が、CMYKカラー空間の次元の各々への変換のために、4つの立方格子の頂点に対応して4組の値を含む。ダイナミック・ランダム・アクセス・メモリ (DRAM)、リード・オンリ・メモリ (ROM)、またはフラッシュ・メモリのような他のタイプのメモリを、SRAMの代わりに使用することもできる。揮発性メモリが使用される場合、8つのメモリバンクは、カラー空間変換の開始に先立ち、補間器入力データでプリロードされる。それぞれのメモリバンクは、CMYKカラー空間の次元のうちの1つに、立方体の頂点に対応する8つの値のうちの1つを提供する。メモリは、CMYKカラー空間の4つの次元の全てについての値を含むが、補間がカラー空間の対応する次元に対して実行されるときのみ、4つの次元のそれぞれについてのその組の値がアクセスされる。この方法は、順番に画像の色平面を印刷するカラー・プリント機構によく適している。

【0031】図6は、補間器入力データの経路を決める装置46を含むカラー空間変換装置40のブロック図である。補間器入力データの経路を決める装置46は、選択的な2の補数回路45とハードウェア補間器44を含む。カラー空間変換装置は、メモリ42とアドレス・ゼネレータ43を含む。メモリ42は、補間器入力データ値を記憶する8つの別々のバンク42a-42hを含む。メモリ・バンク42a-42hのそれぞれは、メモリ・アドレス入力とメモリ・データ出力を含む。アドレス・ゼネレータ43への入力

意の次元数のうちの1つを選ぶために使用される。実施例において、RH、GH及びBHのそれぞれは、4ビットで形成される。アドレス・ゼネレータ43のアドレス出力のそれぞれは、それぞれが8つのメモリ・バンク42a-42hのうちの1つに対応する、8つの組の12ビットを含む。メモリ42のメモリ・データ出力は、8ビットの8つの組(8ビットの1つの組が8つのメモリ・バンク42a-42hのそれぞれに対応する)を含む。これらのビットの8つの組のそれぞれは、ハードウェア補間器44の8つの補間器入力a0-a7のうちの1つに接続されている。3つの組の高位ビットRH、GH及びBHの最下位のビットと同様に、3つの組の低位ビットRL、GL及びBLは、RL、GL及びBLの2の補数処理を選択的に生成する選択的な2の補数回路45への入力である。選択的な2の補数回路45の出力RL'、GL'およびBL'は、ハードウェア補間器44への入力である。

【0032】アドレス・ゼネレータ43からの12ビット出力の8つの組のそれぞれは、一次元のCMYKカラー空間に対応するメモリ42に記憶された補間器入力データ値の4つの組のうちの1つの選択に使用される2ビットを含む。残りの10ビットの8つの組は、変換先のCMYKカラー空間の次元に対応する立方格子の頂点を選ぶために使用される。8つのメモリ・バンク42a-42hのそれぞれの12ビットで、8つのメモリ・バンク42a-42hのそれぞれで $2^{12}=4096$ のロケーション、即ち合計32,768のロケーションをアドレスする能力がある。しかしながら、上述したように、立方格子のそれぞれの次元に対して17の頂点を有する拡張立方格子を使用して、RGBをCMYKカラー空間に変換するために、メモリ42は、32,768のロケーションを含む必要はない。

【0033】メモリ42におけるロケーションが、4つの立方格子の頂点のアドレスに対応し、1つの立方格子が、変換先のCMYKカラー空間のそれぞれの次元に対応する。4つの次元の立方格子の立方体の頂点に関連する8つの値へのアクセスが、実質的に同時に1回で8つのメモリ・バンク42a-42hのそれぞれにアクセスすることによって実行できるので、ロケーションは、8つのメモリ・バンク42a-42hのそれぞれの間で分割される。この明細書において、「実質的に同時に」という文言は、メモリ・バンク42a-42hのそれぞれのメモリ・アクセス・タイムの許容範囲内で、8つの値のアクセスをおよそ同じ瞬間で行うときに使用される。メモリ42におけるロケーションの分割は、入力RH、GH及びBHに対応するアドレス・ゼネレータの出力の要求された組と、カラー空間変換次元を選ぶために使用される2つのビットを決定する。

【0034】立方格子の頂点に対応するアドレスの偶数または奇数の概念は、8つのメモリ・バンク42a-42hのうちの1つのロケーションに記憶する対応値を指定するために使用される。図1において、立方体1は、頂点

11

のそれぞれに対応するアドレスで示される。8つの頂点の相対アドレスの組は、(RH, GH, BH) (RH, GH+1, BH) (RH, GH, BH+1) (RH, GH+1, BH+1) (RH+1, GH, BH) (RH+1, GH, BH+1) (RH+1, GH+1, BH) (RH+1, GH+1, BH+1)を含む。RH、GHおよびBHから形成された立方格子の頂点のアドレスは、立方格子中の立方体の8つの頂点に関連する8つの値を生成するために、立方格子へのエントリ・アドレスとされる。立方格子の中の頂点のエントリ・アドレスに応じて、アドレス・ジェネレータ43は、メモリ42からハードウェア補間器44にロードされる8つのアドレス対応値を生成する。

【0035】3つの次元のそれぞれで17の頂点を持つ立方格子が、個別にそれぞれの頂点を示し、原点の頂点は、(0, 0, 0)の表示であり、原点から最も遠い距離の頂点は、(16, 16, 16)の表示である。立方格子の頂点のそれぞれは、その成分が奇数か偶数かによって分類することができる。例えば、ラベル(1, 2, 3)の頂点は、(O, E, O)として分類される。立方格子の立方体の8つの頂点に対応する8つの相対アドレスの組に対して、それぞれの頂点は、個別の分類化を、ラベルの奇数または偶数に関する他の頂点と関係付けて行う。すなわち、立方の格子のそれぞれの頂点は、その相対アドレスの奇数または偶数に関する分類、即ち、(E, E, E)、(E, E, O)、(E, O, E)、(O, E, E)、(E, O, O)、(O, E, O)、(O, O, E)、または(O, O, O)のうちの1である。

【0036】それぞれの次元の頂点を0から16で示す、3つの軸のそれぞれの17の頂点を有する立方格子において、それぞれ8つの偶数と奇数の分類を含む頂点の数を、計算することができる。0から16の範囲の整数では、9つの偶数の値(0, 2, 4, 6, 8, 10, 12, 14, 16)と8つの奇数の値(1, 3, 5, 7, 9, 11, 13, 15)がある。偶数と奇数の8つのカテゴリーに割当てられるメモリロケーションの全ての数を計算する式は、以下の通りである。

【0037】

【数2】(偶数または奇数の数) × (偶数または奇数の数) × (偶数または奇数の数) × (出力カラー空間次元の数) = (メモリロケーションの数)

【0038】CMYKカラー空間(次元数=4)への変換で使用される立方格子の頂点に対応するアドレスについて可能な偶数及び奇数の分類のそれぞれに、数2の公式を適用すると、表1に示される結果を生じる。

【0039】

【表1】

アドレス分数	メモリ領域の数
E, E, E	2 9 1 6
E, E, O	2 5 9 2
E, O, E	2 5 9 2

12

E, O, O	2 3 0 4
O, E, E	2 5 9 2
O, E, O	2 3 0 4
O, O, E	2 3 0 4
O, O, O	2 0 4 8

【0040】それぞれの分類に対するテーブルのメモリロケーションの数の合計は、上述したように19,652に等しく、それは、CMYKカラー空間の全ての次元にカラー空間変換を行うために必要なメモリロケーションの数である。上述したように、12ビットは、8つのメモリ・バンクのそれぞれの全てのメモリロケーションをアドレスするのに十分である。しかしながら、(O, O, O)として分類されるメモリ・バンクは、2048の記憶ロケーションにアクセスするために11ビットのみを要求する。このため、11ビットのみが(O, O, O)メモリ・バンクの記憶ロケーションにアクセスするために使用される。

【0041】それぞれの頂点に関連する値を、偶数及び奇数の分類に基づいた8つのメモリ・バンク42a-42hのうちの1つに割当てることによって形成される区分けによって、立方格子の立方体の8つの頂点に対応する8つの値が、8つのメモリ・バンク42a-42hのそれぞれへの1回の同時アクセスで、ハードウェア補間器44にロードされる。8つのメモリ・バンク42a-42hのそれぞれに提供された12のアドレス・ビットは、8つのメモリ・バンク42a-42hのそれぞれに対して4096のメモリロケーション、即ち、合計32,768のメモリロケーションをアドレスするのに十分な数のビットである。しかし、アドレス・ジェネレータ43の8つの出力は、拡張ルックアップ・テーブルの値に対応する8つのメモリ・バンク42a-42hの19,652のロケーションだけに対するアドレスを生成する。

【0042】好ましい実施例において、カラー空間変換装置40は、もっぱらアプリケーション特定集積回路(ASIC)上で実行される。この実行は、メモリ42のレイアウトがASIC上でダイ(die)空間の使用を最小にすることを必要とする。8つのメモリ・バンク42a-42hのうちの7つは、最も近い標準的なRAMサイズの2048バイトと4096バイトの間に、バイト数を記憶しなければならない。(O, O, O)分類を有するそれらのアドレスに対応するRAMは、2048バイトを記憶しなければならない。バイトの標準に合っていない数を記憶しなければならない8つのメモリ・バンク42a-42hのうちの7つに対して、カスタム・サイズのRAMを使用することによって、ASICダイ空間のより効率的な使用が達成される。

【0043】図13は、拡張ルックアップ・テーブルのデータ値を表している立方格子の区画を示す。R、G、B次元のそれぞれで、16の頂点を持つ立方格子10は、4096のデータ値を表す。R面70は、1つの頂点によっ

て、R次元の立方格子の拡張に関連する256のデータ値を表す。同様に、それぞれG面71及びB面72も、1つの頂点によってG及びB次元の立方格子10の拡張からそれぞれ生じる256のデータ値を表す。BG73、RB74及びRG75の「バー」(BG、RB及びRGの指定は、それぞれの面の交軸でのバーのロケーションから始まる)は、R、G及びB面の交軸であるエッジを表す。これらのバーのそれぞれは、拡張ルックアップ・テーブルの16のデータ値を表す。RGB立方体76は、ラベル(16、16、16)を有する頂点に関連するデータ値を表す。このように、16の頂点/軸立方格子(4096)、R面(256)、G面(256)、B面(256)、BGバー(16)、RBバー(16)、RGバー(16)及びRGB立方体(1)のこれらのデータ値の合計は、4913になる。メモリ・バンク42a-42hは、CMYK出力カラー空間のそれぞれの次元への変換のための、4つのこれらの拡張立方格子のデータ値を記憶する。

【0044】アドレス・ゼネレータ43によって、8つのメモリ・バンク42a-42hにカスタム・サイズのRAMが使用できる。アドレス・ゼネレータ43は、12ビットの連結されたRH、GH及びBHと、2つのCMYK選択ビットを、8つのメモリ・バンク42a-42hのそれぞれに対応する8つの12のビット・アドレスにマッピングする。RGBカラー空間のそれぞれの次元に対する4つの高位ビットが、最上位から最下位まで、RH(7)、RH(6)、RH(5)、RH(4)、GH(7)、GH(6)、GH(5)、GH(4)、BH(7)、BH(6)、BH(5)、BH(4)の様に指定される。図14~21は、8つのメモリ・バンク42a-42hのそれぞれに対して生成されたアドレス値の範囲を示す一連のテーブルである。テーブルは、アドレスされたデータ値を含む図13の中で示された拡張立方格子の部分に基づいて生成されたアドレスを分類する。また、テーブルは、どの高位ビットが、それぞれの分類の範囲内のアドレスを決定するために使用されるのかを示す。テーブルで示されたように、アドレスを生成するのに直接使用されないRGB入力カラー空間の次元の高位ビットは、分類を選ぶために使用される。「P(0)」及び「P(1)」で指定されたアドレスのビットは、CMYK選択ビットを表す。P(0)及びP(1)ビットが出力カラー空間のそれぞれの次元を表すために割当てられる方法を以下に示す。

【0045】

【表2】

P(1) P(0)	出力カラー空間次元
00	Yellow
01	Magenta
10	Cyan
11	Black

【0046】図14~21のテーブルにおいて、アドレスを生成するアドレス・ゼネレータ43を設計するために

使用される方法は、デジタルの技術分野の当業者に良く知られている。

【0047】図3で示されるように、ハードウェア補間器44は、立方体の8つの頂点によって表された値で補間を実行する。ハードウェア補間器44から正しい出力を得るために、値が対応する立方体の頂点のロケーションに関して、8つのメモリ・バンク42a-42hの出力からハードウェア補間器44の8つの入力へ値を提示しなければならないことが当業者に知られている。ハードウェア補間器44の設計の方法は、デジタル分野の当業者によく知られている。

【0048】図3で示された補間処理のブロック図は、並列縦続(parallel cascade)補間器のものである。しかしながら、ハードウェア補間器44は、並列縦続または直列反復のタイプである。並列縦続タイプは、より速く補間を実行するために、ハードウェア要件による費用を増して、補間処理のそれぞれの計算に対してハードウェア計算ブロックを使用する。直列反復のタイプは、繰返して、1つのハードウェア計算ブロックを使用することによって、計算速度を減少させて、より少ないハードウェアで充分なものとしている。本実施例において、1つの並列縦続補間器は、出力CMYKカラー空間の4つの次元のそれぞれに対して、一度に1つの次元に対して補間計算を実行するために使用される。カラー空間変換は、実質的に同時に、それぞれの次元に対して補間を実行するために4つの補間器を使用することによって、より速く実行することができる。この実行は、必然的にハードウェア要求を増大させる。

【0049】図7において、立方体50は、頂点の相対アドレス及び頂点の番号で示される。図8に示されるのは、立方格子へのエントリのための初期アドレスとして残りの7つの番号をつけた頂点のそれぞれを考慮して形成された立方体であり、選ばれた頂点は、その7つの関連する頂点において、立方体60の0番の頂点と同じ方位を持つ。これを明確に示すために、立方体60に関連する7つの立方体のそれぞれを別々に示す。立方体の8つの頂点の相対アドレスは、立方格子の立方体内で同じ頂点番号に関連する。立方格子は、立方格子中の立方体の方位に基づいて、立方体60に対応して番号付けされた複数の立方体を含む。図6に示されたカラー空間変換装置において、メモリ・バンク42a-42hの出力のそれぞれは、それぞれ、補間器の入力a0-a7に物理的に組み込まれている。正確に補間を実行するために、ある立方体の頂点0-7によって表された値は、立方格子へのエントリに使用される頂点の偶数または奇数で特徴付けられる表示に従って、補間器の対応する入力a0-a7に論理上接続する必要がある。これは、立方格子の頂点のアドレスの偶数が奇数に基づいて、8つのメモリ・バンク42a-42hに8つの値を記憶することによって複雑なものになっている。

【0050】図10に示すのは、メモリ・バンク42のメモリ出力が伝えられる図3の補間器入力(a0-a7)のリストを有するテーブルである。図10のテーブルは、番号0の頂点がそれに割当てられたアドレス(RH、GH、BH)を有する、立方格子中の立方体を選ぶことによって生成される。次いで、((RH、GH、BH)に関連するアドレスによってリストされる)選択された立方体の8つの頂点のそれぞれがカラー空間変換を実行するための立方格子へのエントリの初期アドレスに順次なるケースについて、立方体を形成する8つの頂点を与えるようにメモリ出力が論理的に接続される補間器入力をリストしてある。立方格子へのエントリのための初期ア

(E,E,E) (0,E,E) (E,0,E) (0,0,E)
a4 a4 a6 a7

【0052】図10のテーブルから解るように、8つのメモリ・バンク42a-42hの全てにおいて、そのそれぞれの出力値が、立方格子へのエントリとして使用される頂点のアドレスに従って、論理的に補間器入力のそれぞれに接続される必要がある。

【0053】この論理接続を実行する従来の方法は、8つのメモリ・バンク42a-42hの出力を正しい補間器入力に送るためにマルチプレクサを使用していた。この問題を解決するために、図3の補間器にRL、GL及びBL入力の組合せの2の補数処理を使用することによって、たとえハードウェア補間器43の入力a0-a7へのメモリ42の出力の接続が固定されたとしても、メモリ・バンク42a-42hの出力を使用する補間処理が正確に実行されることが認められた。RL、GL及びBLの組合せの2の補数処理を使用することによって、メモリ・バンク42a-42hの出力の経路選択を数学上完成することが

【0054】図9を参照して、図8の立方体60の7番の頂点に対応するアドレスを立方格子へのエントリ・アドレスとして使用して、カラー空間変換を実行する場合を考える。図9において、立方体60と7番の頂点を使用して形成された立方体61の両方について、頂点のそれぞれが、頂点のアドレスの成分の偶数性(E)または奇数性(O)に関して示される。図10のテーブルから解るように、頂点7が(O、O、O)として分類される場合、補間処理で正しい結果が得られるためには、8つのメモリ・バンク42a-42hの出力が、ハードウェア補間器43のそれぞれの入力a7-a0に論理上対応しなければならない。図3の補間処理においてRL、GL、BLが生じるごとに、これらの値の2の補数処理が代用される

*ドレスになる選ばれた相対アドレスについて、(それぞれの列の見出しで指定されるように)、8つのメモリ・バンク42a-42hの出力が論理的に接続されるべき補間器の入力が、相対アドレスに関連する行にリストされている。例えば、相対アドレス(RH、GH、BH)を有する頂点が、(E、E、E)として分類されるならば、立方格子へのエントリ頂点として相対アドレス(RH、GH、BH+1)を有する頂点を使用して形成された立方体におけるメモリと補間器入力と間の論理接続は、以下のようになる。

【0051】

【表3】

(E,E,0) (0,E,0) (E,0,0) (0,0,0)
a0 a1 a2 a3

ならば、得られた最終結果は正しい。図3で示された補間処理について、RL、GL及びBLの2の補数処理は、それぞれ16-RL、16-GL及び16-BLである。例えば、以下を含む図3の補間処理のブロックを考慮する。

【0055】

【数3】 $\{[(a1-a0) \times RL'] \div 16\} + a0$

【0056】「16-RL」が「RL'」の代りに用いられるならば、結果として以下のようになる。

【0057】

【数4】 $\{[(a0-a1) \times RL] \div 16\} + a1$

【0058】対応する計算のブロックの中でa0とa1値の位置を切り換える効果がある。図3のRL'、GL'およびBL'のそれぞれの2の補数処理の置換を実行し、補間処理式を発生する代数操作を完了することによって、元の式に関連して、a0-a7が、それぞれa7-a0に置き換えられる。したがって、2の補数処理を使用することによって、補間式の8つのメモリ・バンク42a-42hの出力の配置が正確に実行される。

【0059】図8の中で立方体60の残りの6つの頂点に対応するアドレスが、立方格子へのエントリ・アドレスとして使用される場合、RL、GL及びBLの組合せの2の補数処理オペレーションを選択的に実行することによって、上述した方法と同様にして、正しい補間処理の表現を生じる。カラー空間変換を実行しているとき、正しい補間表示を生じるために、1又は複数のRL、GL及びBLで、2の補数処理オペレーションを実行する必要があるかどうかは、立方格子へのエントリ・アドレスとして使用される頂点に対応しているアドレスの偶数か奇数かの分類に依存する。RH、GH及びBHの偶数及び奇数の分類に応じて、RL、GL及びBLで、2の補数処理を実行する必要があるかどうか、以下の表4に示される。

【0060】

【表4】

立方格子のエントリ・アドレス

分数

(E, E, E)
 (E, E, O)
 (O, E, O)
 (O, E, E)
 (O, O, E)
 (E, O, E)
 (E, O, O)
 (O, O, O)

【0061】選択的な2の補数回路45は、表4で示されるようにそれぞれRH、GH及びBHの偶数または奇数の分類に応じて、1又は複数のRL、GL及びBLについて2の補数処理機能を選択的に実行する機能を含む。

【0062】図6の選択的な2の補数回路45の一実施例を、図11に示す。ビットの高位グループのそれぞれの最下位ビット(RH(4)、GH(4)、及びBH

(4))は、それぞれRL、GL及びBL上の2の補数処理のオペレーションの選択的なパフォーマンスを制御するために使用される。1又は複数のビットRH(4)、GH(4)及びBH(4)が1の値を持つとき、対応するRH、GH及びBHの値は奇数であり、したがって、2の補数処理がそれぞれのRL、GL及びBL上で実行される必要がある。選択的な2の補数回路45は、RL、GL及びBLのそれぞれに1つずつの、3つの別々の2の補数回路45a-45cを含む。3つの2の補数回路45a-45cのそれぞれは、一組の排他的ORゲート45a1-45c4と二進増分器45a5-45c5を含む。一組の排他的ORゲート45a1-45c4のそれぞれの入力、RL、GL及びBLのそれぞれからの4ビットと、最下位ビットRH(4)、GH(4)及びBH(4)との、それぞれから成る。2進増分器45a5-45c5のそれぞれは、関連するRH(4)、GH(4)及びBH(4)ビットの値を排他的ORゲート45a1-45c4の出力に加える。2進増分器45a5-45c5のそれぞれの出力は、5ビットを含む。2の補数処理は、排他的ORゲート45a1-45a3、45b1-45b3及び45c1-45c3を使用し、RH(4)、GH(4)及びBH(4)をそれぞれ、2進増分器45a5-45c5を使用して得た結果に加えて、(対応するRH(4)、GH(4)またはBH(4)が奇数か否かに依存して)選択的にRL、GLまたはBLを逆にすることによって実行される。選択的な2の補数回路45を設計するのに使用される技術は、デジタル設計の分野ではよく知られている。

【0063】カラー空間変換装置40の好ましい実施例において、カラー空間変換の速度を最大にするために、ASICで実行される。しかしながら、当業者に知られているように、カラー空間変換装置のASICの実行によって処理される機能は、マイクロプロセッサを使用して達成される。例えば、選択的な2の補数回路45の割当てら

2の補数処理を実現するか?

RL	GL	BL
NO	NO	NO
NO	NO	YES
YES	NO	YES
YES	NO	NO
YES	YES	NO
NO	YES	NO
NO	YES	YES
YES	YES	YES

れるハードウェアを使用して実行される機能は、マイクロプロセッサのオペレーションを通じて達成される。さらに、ハードウェア補間器44及びアドレス・ゼネレータ43によって実行される機能は、マイクロプロセッサを使用して達成される。マイクロプロセッサの使用において、カラー空間変換器の簡単なハードウェア設計と変換速度とが調整される。

【0064】本実施例の補間器入力データを生成する装置を使用して補間器入力データを生成する方法のフローチャートを、図12に示す。補間器入力データの生成に先立ち、8つのメモリ・バンク42a-42hは、変換が行われる出力カラー空間のそれぞれの次元の立方格子の頂点に対応する補間器入力データ値をロードしなければならない(100)。連続したRGB入力データ値がカラー空間変換を経るように、このメモリ初期化ステップは、カラー空間変換の開始に先立ち実行され、繰り返されない。次に、アドレス・ゼネレータ43は、変換が行われる出力カラー空間の次元を選ぶために、高位ビットRH、GH、BH、及びCMYKビットをロードする(101)。そして、アドレス・ゼネレータ43は、ロードされた高位ビット及びCMYKビットによって、定義された立方体の頂点に対応する8つのアドレスを生成する(102)。次に、8つのアドレスが、8つのメモリ・バンク42a-42hをアクセスするために使用される(103)。最後に、8つのメモリ・バンク42a-42hのそれぞれは、それぞれ、補間器a0-a7の8つの入力のそれぞれに対してデータ値を出力する(104)。

【0065】図6のカラー空間変換装置40の実施例が、1つのASIC上で完全に実行される。ジョーンズによる米国特許番号第08/375,096号において、出力CMYKカラー空間のそれぞれの次元への変換での補間処理に使用される立方格子は、それぞれの軸に沿って16の頂点、即ち、それぞれの4つの立方格子中に、合計4096の頂点を含む。4096の補間器入力データ値は、8つの標準サイズの512バイトのメモリ・バンクに仕切られる。8つのメモリ・バンクは、変換が行われる出力CMYKカラー空間の次元に対応する4096の補間器入力データ値でロードされる。512のバイト・メモリのそれぞれの領域は、直接RH、GH及びBHの値から形成された9ビットのアドレスを完全にデコードすることによってアクセ

スされる。対照的に、このアプリケーションの補間器入力データを生成する装置は、4つの立方格子、4096の頂点立方格子、及びそれぞれの軸上の17番目の頂点に対応する立方格子の拡張部分のそれぞれに対応する補間器入力データ値にアクセスするアドレスを生成する。このことは、RH、GH及びBHのうちの少なくとも1つが、1111の2進値を持つ特別な場合を検出するアドレス・ゼネレータのハードウェアを必要とし、立方格子の拡張部分に位置取られる頂点に対応するそれらの補間器入力データ値にアクセスするために必要なアドレスを生成する。このような機能は、ジョーンズの特許で示されたアドレス・ゼネレータには含まれていない。

【0066】サカモトによる米国特許第4,275,413号において、四面体を使用するカラー空間を補間する方法と装置が示される。3つのRGB値によって表された走査画像は、対数的に変換され、ディジタル化されて、それぞれのRGB成分に対して、高位と低位ビットに分割される。3組の高位ビットは、補間に使用された四面体の4つの点にアクセスするために使用される。対照的に、カラー空間変換装置40の実施例では、補間が実行される立方体の8つの頂点のうちの1つに対応する1つの値をそれぞれ含む、8つのメモリのアドレスを形成する。サカモトの特許は、本発明のように、拡張ルックアップ・テーブルも、そのルックアップ・テーブルにアクセスするアドレスを生成するために使用されるアドレス・ゼネレータも、また、補間器内の補間器入力データを、数学的に切換えるために、補間器入力データの経路を決める装置の使用も示していない。

【0067】バグスレイによる米国特許第3,893,166号において、RGBカラー空間とCMYKカラー空間の間でのカラー空間変換の方法と立方体の補間を使用するカラー空間の補正方法が示されている。これらの方法は、補間のために使用された値を持つメモリへのアドレスを生成するためにデジタル・コンピュータを使用する。カラー空間変換を実行するために割当てられたハードウェアは、示されていない。

【0068】クラークによる米国特許第4,477,833号において、入力値の補正を有する4つのベクトルの対応するセットを含むメモリをアドレスするために、RGBカラー空間入力の低位ビットに基づいて生成された一組の4つのベクトルを使用するカラー空間変換の装置と方法が示されている。これらの補正ベクトルは、画像を走査することから生じるRGBカラー空間値で引き起こされた変化を補正する。4つのベクトルの元のセットから得られる一組の差分値に沿った補正ベクトルの成分は、出力カラー空間にCMYK値を補間するために使用される。カラー空間変換装置の本実施例では、補間に使用される値を選ぶ異なる方法を利用し、それは、異なる補間技術を使用する。さらに、クラークの特許は、拡張ルックアップ・テーブルも、そのルックアップ・テーブルに

アクセスするアドレスを生成するために使用されるアドレス・ゼネレータも、また、補間器内の補間器入力データを数学的に切換えるために補間器入力データの経路を決める装置の使用も示していない。

【0069】本発明は、例として以下の実施態様を含む。

(1) それぞれがn個の成分を持つ入力データ値をそれぞれがi個の成分を持つ出力データ値に変換するために使用される補間器入力データを生成する装置であって、前記n個の成分は、n組の高位ビットを形成するようそれぞれが分割された対応するn組のビットによって表され、 $m_1 + m_2 + \dots + m_n = m$ である、前記n組の高位ビットに対応するmビットを受取る、少なくとも $([2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}])$ のアドレスを生成する手段と、前記アドレスを生成する手段から前記アドレスを受取り、対応する前記補間器入力データを出力するメモリと、を備える前記装置。

(2) 前記n個の成分は、n次元の第1の空間に対応し、前記i個の成分は、i次元の第2の空間に対応し、前記アドレスを生成する手段は、前記n個の成分を変換する前記i次元のうちの1つを連続的に選ぶjビットを受取ることができ、少なくとも $([2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}]) \times i$ のアドレスを生成し、前記メモリは、少なくとも $([2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}]) \times i$ の記憶領域を含む、(1)記載の装置。

(3) nは3に、iは4に、そして、jは2に等しく、前記メモリは、それぞれがメモリ・アドレス入力とメモリ・データ出力を持つ8つのメモリ・バンクを含み、前記8つのメモリ・バンクへの前記記憶領域の指定は、前記記憶領域に記憶されている前記補間器入力データの偶数及び奇数の分類に従って発生する、(2)記載の装置。

【0070】(4) 前記アドレスを生成する手段は、アドレス・ゼネレータを含み、前記アドレス・ゼネレータは、それぞれが前記メモリ・アドレス入力のうちの1つと結合される8つのアドレス出力を含み、前記mビットと前記jビットの受取りに応じて、実質的に同時に、前記8つのアドレスを生成し、 m_1 、 m_2 及び m_3 はそれぞれ、4に等しく、前記第1の空間は、RGB、Lab、XYZ、HSV、Luv、及びHLSカラー空間から成るグループから選ばれたカラー空間を含み、前記第2の空間は、CMYKカラー空間を含む、(3)記載の装置。

(5) n個の成分によって表されるn次元を有する入力カラー空間からのカラー空間入力データを、i個の成分によって表されるi次元を有する出力カラー空間のカラー空間出力データに変換するカラー空間変換装置において、前記n個の成分は、それぞれが一組の高位ビットと一組の低位ビットに仕切られたn組のビットによって表され、 $m_1 + m_2 + \dots + m_n = m$ である、前記n組の高

位ビットを表す前記 m ビットを受取り、少なくとも $([2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}])$ のアドレスを生成する手段と、前記アドレスを生成する手段から前記アドレスを受取り、少なくとも $([2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}])$ の記憶領域を有するメモリと、前記記憶領域に記憶されている補間器入力データを出力する手段と、それぞれが、前記補間器入力データを出力する手段に接続され、補間処理を実行する少くとも1つの手段と、前記補間処理を実行する手段のそれぞれに接続され、前記 n 組の低位ビットと、前記 n 組の高位ビットのそれぞれから10 10の最下位ビットとを受取り、前記最下位ビットの状態に応じて、前記 n 組の低位ビットの2の補数処理を選択的に実行し、前記 n 組の低位ビットの前記選択的な2の補数処理を、前記補間処理を実行する手段のそれぞれに提供する、選択的な2の補数処理を実行する手段と、を備える前記装置。

【0071】(6) 前記入力カラー空間は、RGB、Lab、XYZ、HSV、Luv、HLS、及びCMYカラー空間から成るグループから選ばれるカラー空間を含み、前記出力カラー空間は、RGB、Lab、XYZ、HSV、Luv、HLSカラー空間、及びCMYKカラー空間から成るグループから選ばれるカラー空間を含み、 m_1 、 m_2 、及び m_3 は、それぞれ4に等しい、

(5) 記載の装置。

(7) 前記入力カラー空間は、RGBカラー空間を含み、前記出力カラー空間は、CMYKカラー空間を含み、前記アドレスを生成する手段は、少くとも $([2^{m_1+1}] \times [2^{m_2+1}] \times [2^{m_3+1}]) \times 4$ の前記アドレスを生成し、前記カラー空間入力データを変換する前記CMYKカラー空間の1つの成分を連続的に選ぶために、付加される2ビットを受取ることができ、前記メモリは、それぞれがメモリ・アドレス入力を有する8つのメモリ・バンクに分割される、少くとも $([2^{m_1+1}] \times [2^{m_2+1}] \times [2^{m_3+1}]) \times 4$ の前記記憶領域を含み、前記8つのメモリ・バンクへの前記記憶領域の指定は、前記記憶領域に記憶されている前記補間器入力データの偶数及び奇数の分類に従って発生し、前記補間器入力データを出力する手段は、前記メモリ・バンクのそれぞれに対するメモリ・データ出力を含み、前記アドレスを生成する手段は、それぞれが前記メモリ・アドレス入力のうちの1つに接続される8つのアドレス出力を有するアドレス・ゼネレータを含み、前記アドレス・ゼネレータは、前記 m ビットと前記2ビットの受取りに応じて、実質的に同時に、前記アドレスのうちの8つを生成し、前記補間処理を実行する手段は、ハードウェア補間器を含み、前記ハードウェア補間器は、前記メモリ・データ出力のそれぞれに接続された8つの補間器入力を含み、前記選択的な2の補数処理を実行する手段は、選択的な2の補数回路を含む、

(6) 記載の装置。

【0072】(8) 対応する n 次元を有する第1の空間

からの n 個の成分を有する入力データ値を、対応する i 次元を有する第2の空間に i 個の成分を有する出力データ値に変換するための補間器入力データを生成する装置において、前記 n 個の成分は、それぞれが n 組の高位ビットを形成するために仕切られた n 組のビットに対応することによって表され、前記装置は、 $m_1 + m_2 + \dots + m_n = m$ である、前記 n 組の高位ビットに対応する m ビットを受取るアドレス・ゼネレータを有し、前記アドレス・ゼネレータは、少くとも $([2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}])$ のアドレスを生成し、前記装置は、前記アドレス・ゼネレータから、前記アドレスを受取って、前記補間器入力データを出力するメモリを含み、前記メモリは、少くとも $([2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}])$ の記憶領域を有し、前記補間器入力データを生成する方法であって、前記 m ビットを前記アドレス・ゼネレータへロードするステップと、前記アドレスのうちの少くとも1つを生成するステップと、前記補間器入力データを含む前記メモリ内の前記記憶領域のうちの少くとも1つに、前記アドレスのうちの少くとも1つでアクセスするステップと、前記補間器入力データを出力するステップと、を含む前記方法。

(9) 前記メモリは、 $([2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}]) \times i$ の記憶領域を含み、前記アドレス・ゼネレータは、前記 n 成分を変換する前記第2の空間の前記 i 次元の1つを連続的に選択するために j ビットを受取り、少くとも $([2^{m_1+1}] \times [2^{m_2+1}] \times \dots \times [2^{m_n+1}]) \times i$ のアドレスを生成し、前記ロードするステップは、前記 j ビットを前記アドレス・ゼネレータにロードするステップを含む、(8)記載の方法。

(10) 前記第1の空間は、入力カラー空間を含み、前記第2の空間は、出力カラー空間を含み、前記入力カラー空間は、RGBカラー空間を含み、前記出力カラー空間は、CMYKカラー空間を含み、 m_1 、 m_2 、及び m_3 は、それぞれ4に等しく、前記メモリは、それぞれがメモリ・アドレス入力とメモリ・データ出力を持つ8つのメモリ・バンクを含み、前記8つのメモリ・バンクへの前記記憶領域の指定は、前記記憶領域に記憶されている前記補間器入力データの偶数及び奇数の分類に従って発生し、前記アドレス・ゼネレータは、それぞれが前記メモリ・アドレス入力のうちの1つに結合される8つのアドレス出力を含み、前記 m ビットと前記 j ビットの受取りに応じて、実質的に同時に、前記アドレスのうちの8つを生成する、(9)記載の方法。

【0073】

【発明の効果】この発明によると、ルックアップ・テーブルを記憶するために使用されるメモリのサイズを小さくことができ、ルックアップ・テーブル値を効率的にアクセスすることができる。

【図面の簡単な説明】

【図1】頂点の相対アドレスがそれぞれの対応する頂点

によって示される、立方格子からの1つの立方体を示す図。

【図2】それぞれの軸が立方格子の領域をアドレスするのに使用されるRGBカラー空間値の成分を示し、RGBカラー空間からCMYKカラー空間に変換するのに使用される値を表わす立方格子の断片を示している図。

【図3】それぞれのステップ間で使用される式を示す補間処理のブロック図。

【図4】補間器入力データ値を表す立方格子の立方体の頂点を使用する補間処理を示す図。

【図5】それぞれのRGBカラー空間次元の16の頂点を使用する補間処理中に発生する問題点を示す図。

【図6】補間器入力データの経路を決める装置を含むカラー空間変換装置のブロック図。

【図7】相対アドレスと番号付けられた頂点を示す立方格子中の立方体を示す図。

【図8】立方格子の基準立方体と、立方格子のエントリ頂点として、立方体の8つの頂点のそれぞれの使用から得られる付加立方体を示す図。

【図9】立方格子の基準立方体と、それらに対応する偶数及び奇数の分類を示している図。

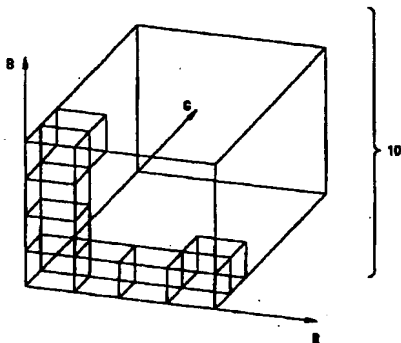
【図10】立方格子へのエントリ・ポイントとして、立方体の8つの頂点のそれぞれを連続的に考慮するとき、論理的に接続された8つのメモリ・バンクの出力に対する補間器入力を示すテーブルを示す図。

【図11】8つのメモリ・バンクの出力を、立方格子へのエントリ頂点として使用される立方体の頂点が偶数か奇数かに基づいて、補正補間器計算ブロックに導くために使用される選択的な2の補数回路のブロック図。

【図12】補間器入力データの経路を決める装置を使用する方法を示すフローチャート。

【図13】拡張ルックアップ・テーブルに含まれる付加データ値を表す立方格子の一部分を示す拡張立方格子を

【図2】



示す図。

【図14】8つのメモリ・バンクに記憶された補間器入力データにアクセスするために生成されるアドレスのテーブルを示す図。

【図15】8つのメモリ・バンクに記憶された補間器入力データにアクセスするために生成されるアドレスのテーブルを示す図。

【図16】8つのメモリ・バンクに記憶された補間器入力データにアクセスするために生成されるアドレスのテーブルを示す図。

【図17】8つのメモリ・バンクに記憶された補間器入力データにアクセスするために生成されるアドレスのテーブルを示す図。

【図18】8つのメモリ・バンクに記憶された補間器入力データにアクセスするために生成されるアドレスのテーブルを示す図。

【図19】8つのメモリ・バンクに記憶された補間器入力データにアクセスするために生成されるアドレスのテーブルを示す図。

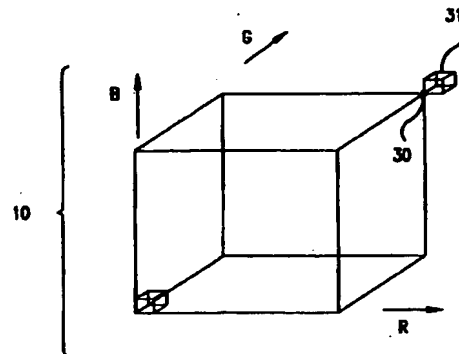
【図20】8つのメモリ・バンクに記憶された補間器入力データにアクセスするために生成されるアドレスのテーブルを示す図。

【図21】8つのメモリ・バンクに記憶された補間器入力データにアクセスするために生成されるアドレスのテーブルを示す図。

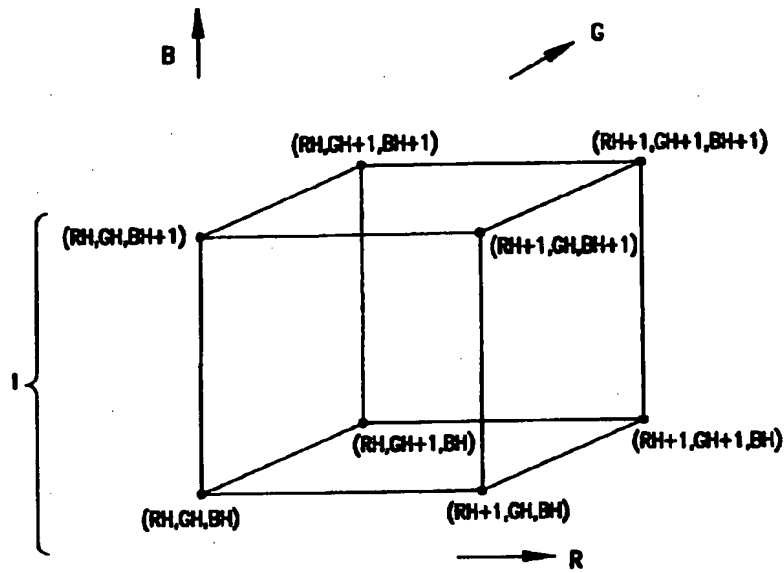
【符号の説明】

- 40 カラー空間変換装置
- 42 メモリ
- 43 アドレス・ゼネレータ
- 44 補間器
- 45 選択的2の補数回路
- 46 補間器入力データ経路決定装置

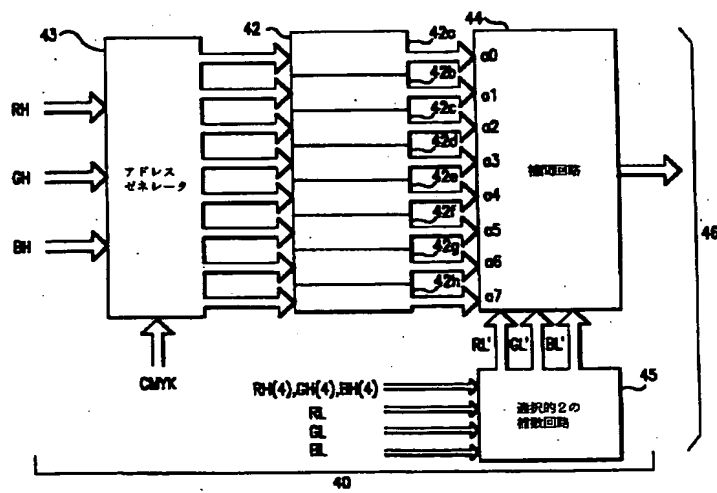
【図5】



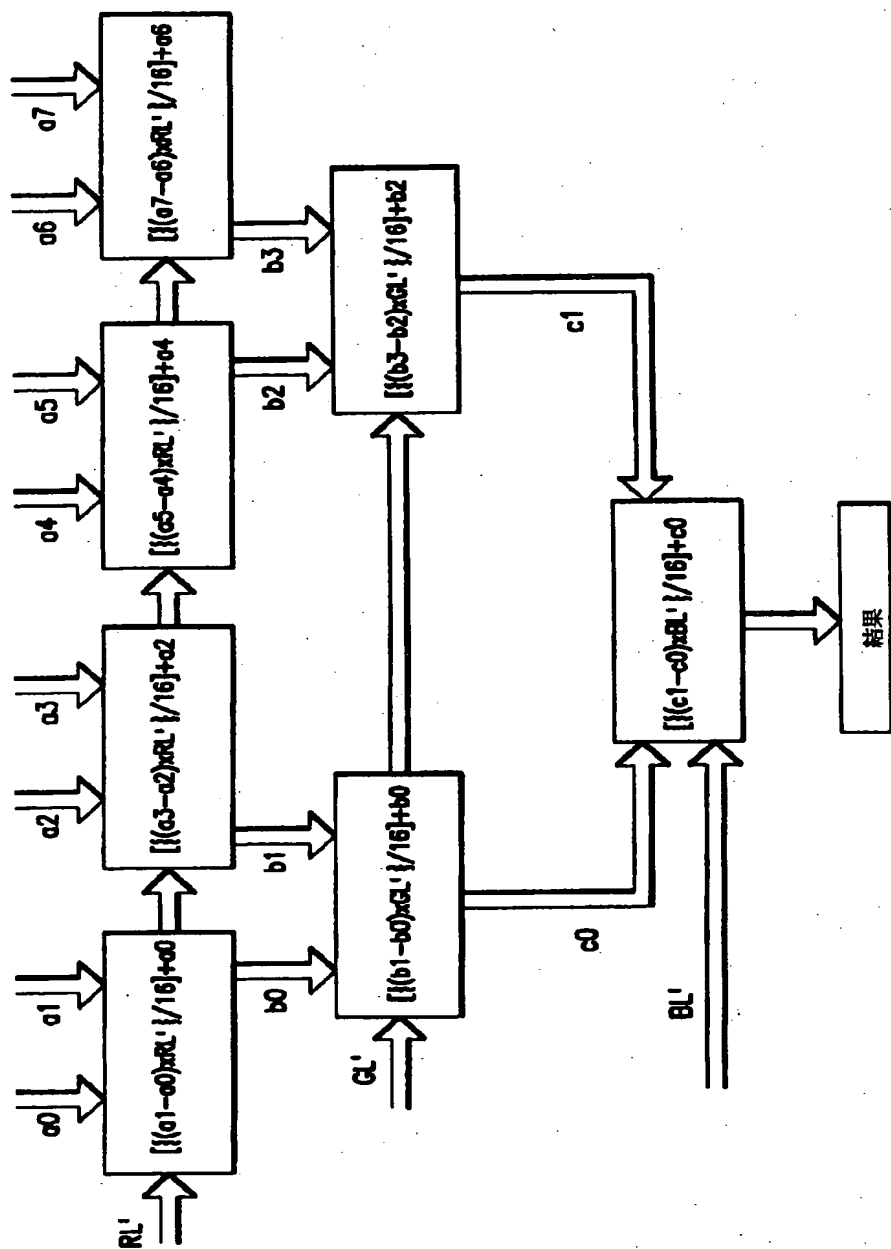
【図1】



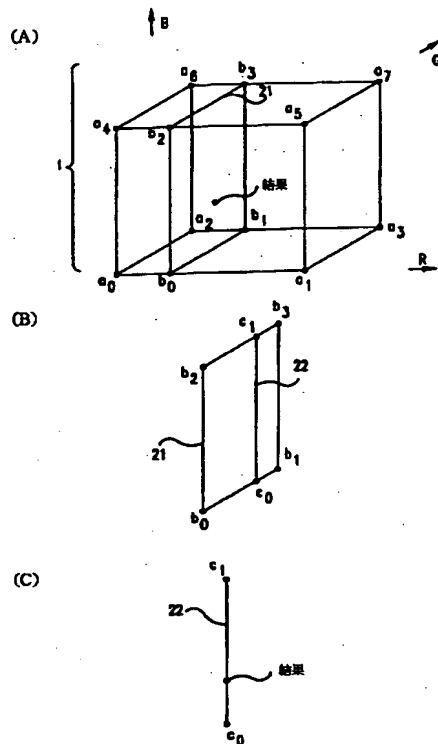
【図6】



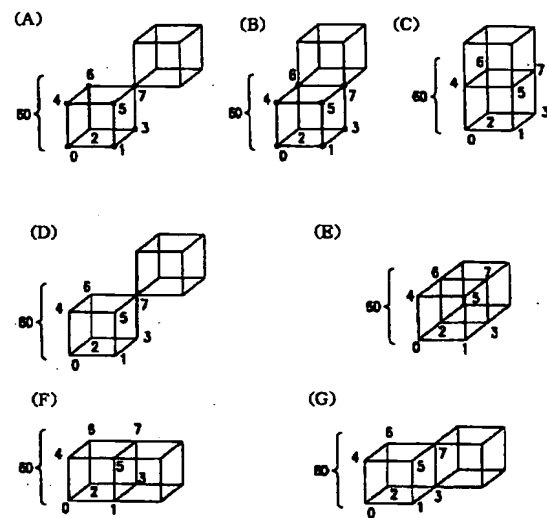
【図3】



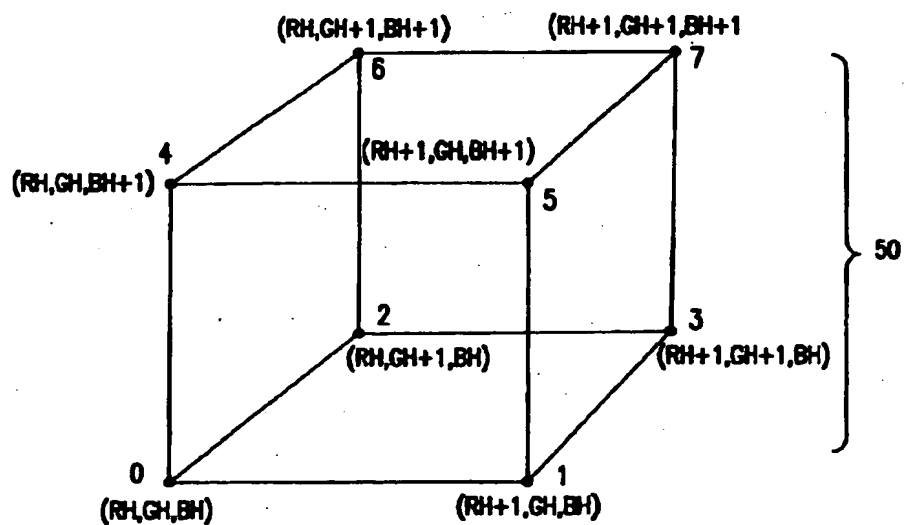
【図4】



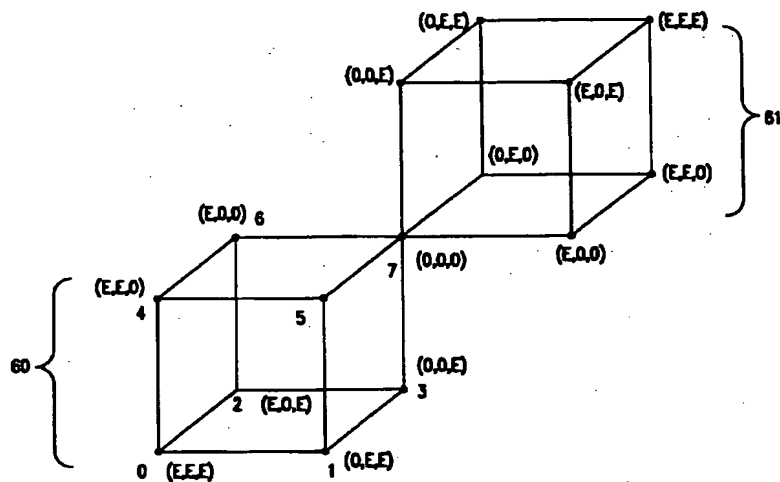
【図8】



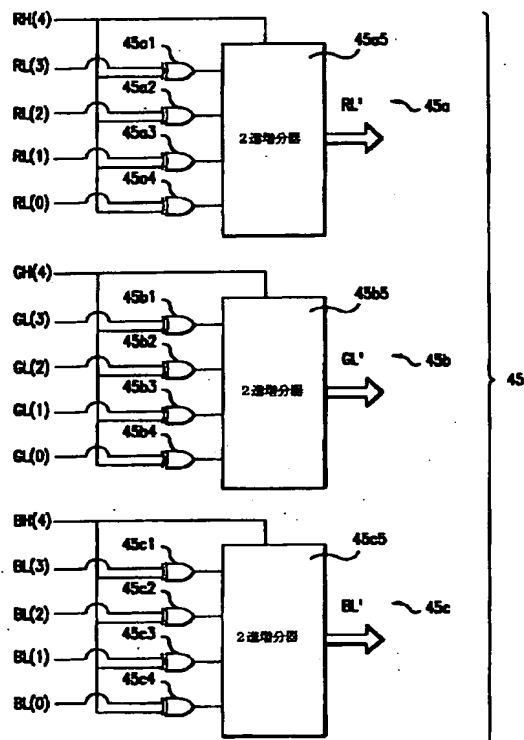
【図7】



【図9】



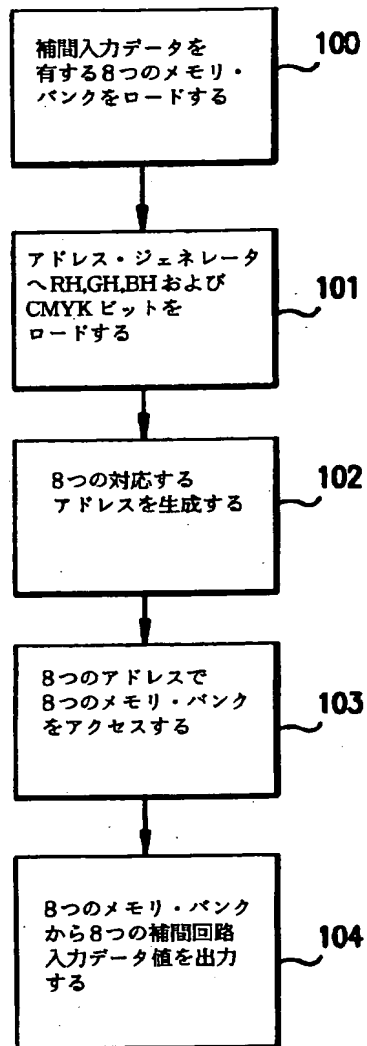
【図11】



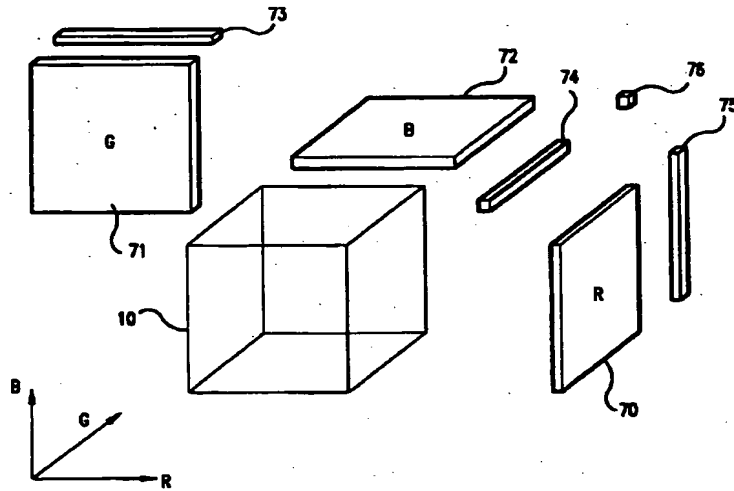
【図10】

	(E.E.) RAM 2916 B	(O.E.E.) RAM 2592 B	(E.O.E.) RAM 2592 B	(O.O.E.) RAM 2304 B	(E.E.O.) RAM 2592 B	(O.E.O.) RAM 2304 B	(E.O.O.) RAM 2304 B	(O.O.O.) RAM 2048 B
(RH,CH,BH)	00 01 02 03 04 05 06 07							
(RH+1,CH,BH)	01 00 03 02 05 04 07 06							
(RH,CH+1,BH)	02 03 00 01 06 07 04 05							
(RH+1,CH+1,BH)	03 02 01 00 07 06 05 04							
(RH,CH,BH+1)	04 05 06 07 00 01 02 03							
(RH+1,CH,BH+1)	05 04 07 06 01 00 03 02							
(RH,CH+1,BH+1)	06 07 04 05 02 03 00 01							
(RH+1,CH+1,BH+1)	07 06 05 04 03 02 01 00							

【図12】



【図13】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.